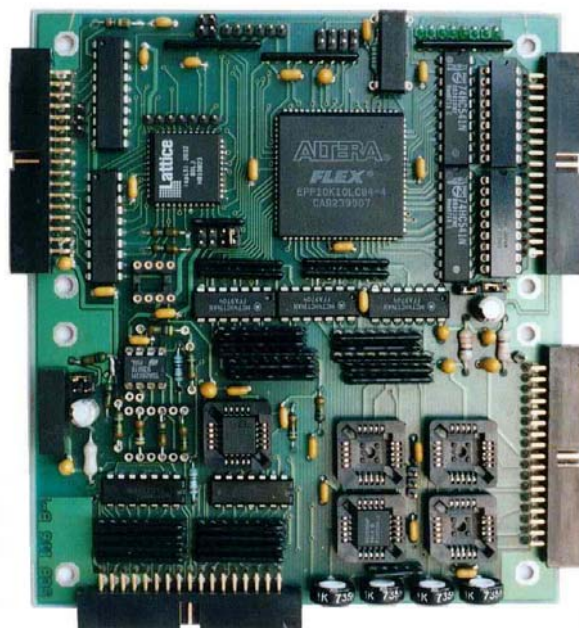


- 16 digitálních vstupů
- 16 digitálních výstupů
- Flexibilita vstupů:
  - volitelné napětí
  - obyčejné vstupy
  - čítačové vstupy pro inkrem. čidla
- Flexibilita výstupů:
  - polarita P nebo N
  - obyčejné výstupy
  - programovatelné sekvence
- Programovatelnost funkce
- Budiče a dekodéry 4 resolverových čidel.



### Základní charakteristika

IOFLEX01 je univerzální programovatelná deska, určená k připojení na sběrnici IOBUS stavebnice KITV40, resp. KIT386EXR. Obsahuje 16 digitálních vstupů a výstupů a obvody pro připojení 4 resolverových snímačů polohy. Inteligenci desky určuje konfigurace programovatelného pole FPGA typu ALTERA FLEX10K10. Desku lze konfigurovat (naprogramovat) např. pro funkci inkrementálních čítačů, resolverových snímačů otáček a polohy, jako řídicí jednotku krokových motorů, atd. Může být také naprogramována jako sekvenční a stavový automat, který vykonává určité operace autonomně bez zásahu nadřazeného procesoru. Programuje se z nadřazeného procesoru po sběrnici I/O. Při každém zapnutí, resp. inicializaci je nutno program znovu zavést. Digitální vstupy mají volitelnou úroveň napětí. Digitální výstupy mají volitelný spínací tranzistor typu N nebo P. Na desce je sinusový generátor pro buzení resolverových snímačů a převodník resolverového napětí na číselnou hodnotu. Jeden resolver obsadí 4 digitální vstupy.

Konfigurační soubor pro programování desky se vytváří pomocí vývojových prostředků určených pro obvody FLEX. V současné době jsou k dispozici tyto konfigurační soubory:

- a) obsluha až 4x IRC (4 x 24bit čítač polohy, 32bit čítač pro výpočet rychlosti pohybu, obsluha až 16 výstupů)
- b) obsluha až 4 resolverů (dtto jako v a))

Po dohodě se zákazníkem může firma SofCon vyvinout speciální programové vybavení pro konkrétní aplikaci.

Deska je svou konstrukcí, rozměry a montáží pomocí distančních sloupků, určena do standardní výstavby kompaktního bloku řídicí jednotky KIT.

Podrobné informace jsou uvedeny v příručce uživatele SCT 116.

### Technické údaje

Počet dig. vstupů	16	Počet dig. výstupů	16, z toho 8 s indikací LED
Napětí dig. vstupů	24V <sub>ss</sub> (5V, 12V)*	Polarita výst. spínačů	NPN, (PNP)*
Počet resolverových vst.	0 (1 až 4)*	Zatížení výstupů	max. 200mA
Citlivost resolv. vstupů	0,2V <sub>ef</sub> (0,05 až 3V <sub>efs</sub> )*	Úbytek napětí	max. 1V
Buzení resolv. napětíové	2,2V <sub>ef</sub>	Rychlost vst. a výstupů	dle aplikačního programu
(proudové	max 300mA <sub>ef</sub> )*	Pracovní teplota okolí	varianta IRC min. 200kHz
frekvence	nastavitelná 2, 5, 10, 20kHz	Rozměry	0 až +50°C
Napájecí napětí	5V <sub>ss</sub> ±5%	Hmotnost	max. 130 x 142 x 17 mm
Napájecí proud	max. 200mA + buzení resolverů		0,15kg

\*) Alternativní parametry uvedené v závorce nutno specifikovat v objednávce.

## Údaje pro objednávku

V objednávce je nutno specifikovat případné alternativní parametry desky:

Typ digitálních výstupů: PNP

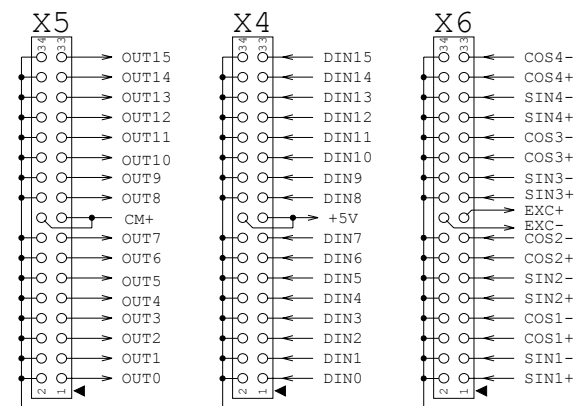
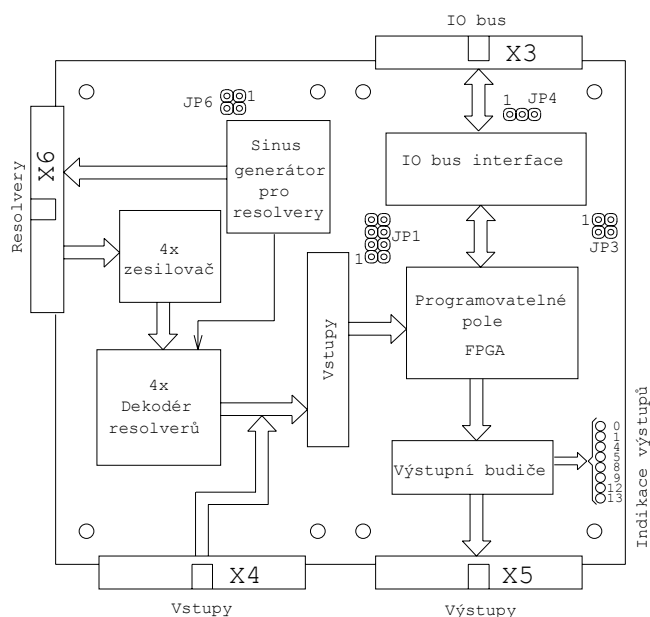
Napětí digitálních vstupů: 5V nebo 12V

Počet resolverových vstupů: 1 až 4

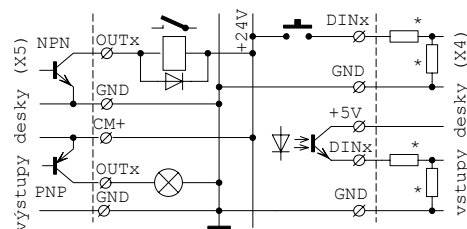
Proud pro buzení resolverů: 0 až 300mA

Dále je potřeba specifikovat software FPGA.

## Rozmístění svorek a zapojení



### Zapojení konektorů



Příklady zapojení vstupů a výstupů

## Konfigurace

Resolverové vstupy se realizují osazením obvodů U14, U18, U19, U21 a U16 do soklů.

Typ digitálních výstupů se volí osazením obvodů U10, U12.

Napětí digitálních vstupů se modifikuje velikostí odporových děličů na vstupech.

Další vlastnosti jsou určeny nastavením propojek:

JP1 - bázeová adresa I/O (rozpojeny = 2300h).

JP3 - volba způsobu přenosu konfiguračního souboru (rozpojeny = po IObusu).

JP4 - nastavení přerušení INT3, INT4.

JP6 - frekvence buzení resolverů.

Podrobnosti jsou uvedeny v příručce uživatele desky IOFLEX01.

## Montážní rozměry

